

# INTEGRAZIONE DEL CALCOLO IPERDIMENSIONALE NEI CIRCUITI DIGITALI, NELLE RETI NEURALI E NELLE ARCHITETTURE COMPUTAZIONALI QUANTISTICHE

*Antonello Rosato, Leonardo Lavagna e Massimo Panella*

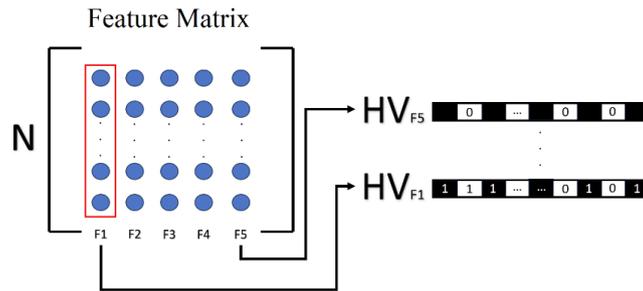
Dipartimento di Ingegneria dell'Informazione, Elettronica e Telecomunicazioni (DIET)  
Università degli Studi di Roma "La Sapienza"  
Via Eudossiana, 18, 00184 Roma

Il calcolo iperdimensionale (HDC) e le architetture basate su vettori simbolici (VSA) rappresentano un paradigma computazionale che fa leva su rappresentazioni distribuite e stocastiche per valorizzare l'elevata dimensionalità nello spazio di trasformazione dei dati in ingresso. Questa modalità di rappresentazione consente non solo un'efficiente elaborazione nei circuiti digitali e nelle architetture di calcolo per applicazioni di elaborazione dei segnali, ma risulta altresì vantaggiosa in ambiti di apprendimento automatico, dove la codifica nello spazio iperdimensionale favorisce una maggiore separabilità tra le classi. Tali approcci vengono impiegati sia in maniera complementare sia come alternativa ai modelli convenzionali, come le reti neurali, nella risoluzione di compiti supervisionati [1].

Gli ipervettori permettono di sfruttare la codifica molto espressiva delle caratteristiche dei dati insieme alla composizionalità rappresentativa degli stessi. A differenza di quello che avviene nelle reti neurali, la composizionalità non viene appresa bensì resa simbolicamente tramite associazione, rendendo necessaria la presenza una memoria associativa. In questo modo l'informazione è distribuita uniformemente sulle coordinate degli ipervettori, rendendo possibile la loro interpretazione anche in presenza di rumore significativo; la caratteristica di questi spazi iperdimensionali è l'elevata probabilità che tutti gli ipervettori all'interno dello spazio siano approssimativamente ortogonali. La rappresentazione delle *feature* che ne deriva è concettualmente simile a una trasformazione basata su *kernel* non lineari, la quale migliora la separabilità dei dati. L'HDC infatti può essere visto come un metodo di trasformazione esplicita degli ingressi basato su kernel, notoriamente utile visto il comprovato miglioramento della separabilità per spazi ad alta dimensionalità e la resilienza al rumore.

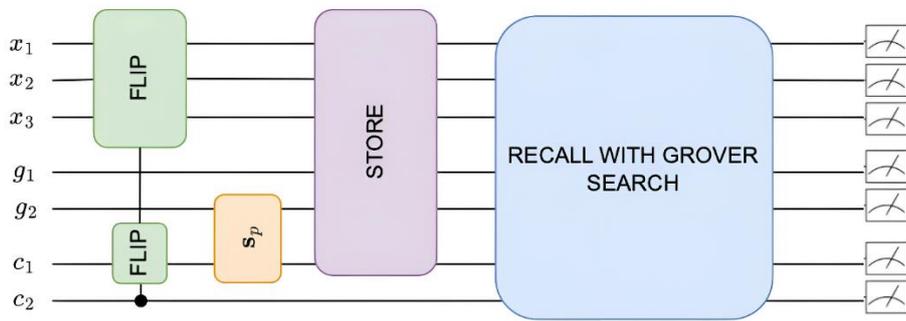
Un'interessante applicazione dell'HDC è alla classe di algoritmi di apprendimento per rinforzo detta "Contextual Bandits". Infatti è possibile dimostrare che utilizzare l'HDC in circuiti digitale rappresenta un'evoluzione significativa nell'integrazione del calcolo iperdimensionale per l'apprendimento decisionale in ambienti vincolati, proponendo una soluzione binaria estremamente efficiente per problemi di *contextual bandit* [2]. L'algoritmo consente una riduzione sostanziale della complessità computazionale e dei requisiti di memoria, mantenendo prestazioni competitive rispetto ai modelli convenzionali. Ciò consente un'elaborazione altamente parallela e si presta in modo naturale all'accelerazione hardware, rendendolo adatto a scenari su dispositivi *embedded* ed *edge computing*.

L'integrazione del calcolo iperdimensionale nei meccanismi di pooling per reti neurali su grafi rappresenta permette di migliorare l'efficienza computazionale nella rappresentazione di strutture complesse [3]. Sfruttando le proprietà distribuite e ortogonali degli ipervettori, è possibile codificare sottografi in spazi ad alta dimensionalità, ottenendo rappresentazioni compatte e robuste al rumore. Questo paradigma, esemplificato in Fig. 1, consente una selezione strutturata dei nodi rilevanti attraverso operazioni simboliche semplici, riducendo il costo computazionale tipico delle tecniche tradizionali basate su attenzione o clustering differenziabile.



**Figura 1 - Matrice delle feature iperdimensionali per una rete neurale a grafo: le caratteristiche dei nodi vengono codificate in singoli ipervettori, combinando più attributi in una rappresentazione compatta.**

La presenta ricerca ha esplorato inoltre l'integrazione tra calcolo iperdimensionale e computazione quantistica, che apre scenari inediti per l'elaborazione efficiente di dati complessi, con particolare rilevanza per applicazioni in *pattern completion*, classificazione e *clustering*. Sono state sviluppate due architetture distinte, una basata su memorie associative quantistiche (QuAM) [3] e l'altra su circuiti quantistici parametrizzati, traspongono le operazioni simboliche del calcolo iperdimensionale in un contesto quantistico, sfruttando le proprietà di parallelismo e sovrapposizione proprie di questi sistemi. In Fig. 2 è illustrata una rappresentazione grafica dell'implementazione della memoria. Nonostante le attuali limitazioni dell'*hardware* nella fase NISQ, questi modelli dimostrano il potenziale della sinergia tra paradigmi simbolici e quantistici per l'implementazione di sistemi intelligenti resilienti, scalabili e orientati all'efficienza [4].



**Figura 2 - Rappresentazione grafica dell'implementazione della memoria associativa quantistica (QuAM).**

### Riferimenti bibliografici

- [1] D. Kleyko, D. Rachkovskij, E. Osipov, A. Rahimi, "A survey on hyperdimensional computing aka vector symbolic architectures, part ii: Applications, cognitive models, and challenges" *ACM Computing Surveys* 55, no. 9, pp. 1-52, 2023.
- [2] M. Angioli, A. Rosato, M. Barbirotta, R. Martino, F. Menichelli, M. Olivieri, "HD-CB: The First Exploration of Hyperdimensional Computing for Contextual Bandits Problems", *arXiv preprint arXiv:2501.16863*, 2025.
- [3] C. Liu, Y. Zhan, J. Wu, C. Li, B. Du, W. Hu, T. Liu, D. Tao. "Graph pooling for graph neural networks: Progress, challenges, and opportunities" *arXiv preprint arXiv:2204.07321*, 2022.
- [4] L. Lavagna, A. Ceschini, A. Rosato, M. Panella, "Novel Quantum Approaches to Hyperdimensional Computing for Neural Networks", *Proc. of International Joint Conference on Neural Networks (IJCNN 2025)*, Roma, Italia, 30 giugno-5 luglio 2025.